



MINISTERO DELL'INDUSTRIA, DEL COMMERCIO E DELL'ARTIGIANATO
DIREZIONE GENERALE DELLA PRODUZIONE INDUSTRIALE
UFFICIO ITALIANO BREVETTI E MARCHI



JCE53 U.S. PTO
09/747425
12/21/00

Autenticazione di copia di documenti relativi alla domanda di brevetto per Inv. Ind.

N. MI99 A 002667

*Si dichiara che l'unita copia è conforme ai documenti originali
depositati con la domanda di brevetto sopraspecificata, i cui dati
risultano dall'accluso processo verbale di deposito*

20 NOV. 2000

Roma, li

IL DIRETTORE DELLA DIVISIONE

Ing. Giorgio ROMANI

Giorgio Romani

AL MINISTERO DELL'INDUSTRIA DEL COMMERCIO E DELL'ARTIGIANATO

UFFICIO ITALIANO BREVETTI E MARCHI - ROMA

DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO

MODULO A

A. RICHIEDENTE (I)

1) Denominazione **STMicroelectronics s.r.l.**Residenza **AGRATE BRIANZA (MI)**codice **0095190068**

2) Denominazione

Residenza

codice

B. RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M.

cognome nome **FERRARI Barbara**

cod. fiscale

denominazione studio di appartenenza **BOTTI & FERRARI s.r.l.**via **Locatelli**

n.

5città **Milano**cap **20124**(prov) **MI**

C. DOMICILIO ELETTIVO destinatario

via

n.

città

cap

(prov)

D. TITOLO

classe proposta (sez/ci/scl)

gruppo/sottogruppo

Struttura resistiva integrata su un substrato semiconduttore.

ANTICIPATA ACCESSIBILITÀ AL PUBBLICO:

SI ☐NO ☒

SE ISTANZA: DATA

N° PROTOCOLLO

E. INVENTORI DESIGNATI

cognome nome

cognome nome

1) **LEONARDI Salvatore**

3)

2) **MODICA Roberto**

4)

F. PRIORITÀ

nazione o organizzazione

tipo di priorità

numero di domanda

data di deposito

allegato
S/R

1)

2)

G. CENTRO ABILITATO DI RACCOLTA COLTURE DI MICROORGANISMI, denominazione

H. ANNOTAZIONI SPECIALI

DOCUMENTAZIONE ALLEGATA

N. es.

Doc. 1) **2** **PROV** n. pag. **21**Doc. 2) **2** **PROV** n. tav. **04**Doc. 3) **0** **RIS**Doc. 4) **0** **RIS**Doc. 5) **0** **RIS**Doc. 6) **0** **RIS**Doc. 7) **0**

riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare)

disegno (obbligatorio se citato in descrizione, 1 esemplare)

lettera d'incarico, procura o riferimento procura generale

designazione inventore

documenti di priorità con traduzione in italiano

autorizzazione o atto di cessione

nominativo completo del richiedente

8) attestati di versamento, totale lire

Cinquecentosessantacinquemila.=

obbligatorio

COMPILATO IL **21/12/1999**

FIRMA DEL(I) RICHIEDENTE(I)

FERRARI BarbaraCONTINUA SI/NO **NO**

DEL PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA SI/NO

SI

UFFICIO PROVINCIALE IND. COMM. ART. DI

MILANOcodice **15**

VERBALE DI DEPOSITO

NUMERO DI DOMANDA

MI99A 002667

Reg. A.

L'anno millenovecento

NOVANTANOVE

giorno

VENTUNO

del mese di

DICEMBRE

il(i) richiedente(i) sopraindicato(i) ha(hanno) presentato a me sottoscritto la presente domanda, corredata di

00 fogli aggiuntivi per la concessione del brevetto sopraindicato.

I. ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE

IL DEPOSITANTE

L'UFFICIALE ROGANTE

CORTONESI MAURIZIO

RIASSUNTO INVENZIONE CON DISEGNO PRINCIPALE, DESCRIZIONE E RIVENDICAZIONE

NUMERO DOMANDA

MI99A002667

REG. A

DATA DI DEPOSITO

21/12/1999

NUMERO BREVETTO

DATA DI RILASCIO

/ /

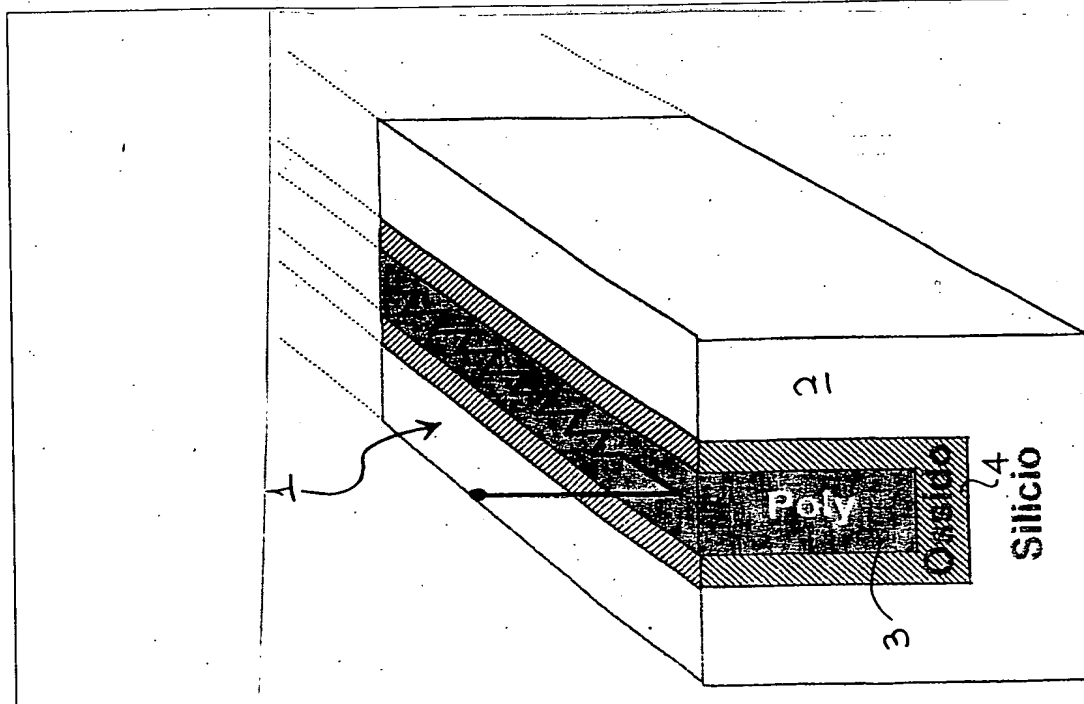
D. TITOLO

Struttura resistiva integrata su un substrato semiconduttore.

L. RIASSUNTO

Struttura resistiva (1, 71, 81, 101, 121) integrata su un substrato semiconduttore (2, 72, 102, 122) e comprendente una regione di polisilicio (3, 73, 83, 103, 123) opportunamente drogata e completamente circondata da una regione di dielettrico (4, 74, 84, 104, 114, 123), la struttura resistiva (1, 71, 81, 101, 121) risultando in tal modo dielettricamente isolata rispetto ad altri componenti integrati con essa sul substrato semiconduttore (2, 72, 102, 122).

M. DISEGNO



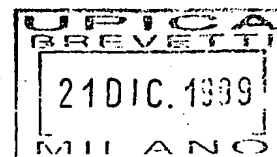
M199 A002 66 Z

Titolo: "Struttura r sistiva int grata su un substrato
semiconduttore."

Titolare: STMicroelectronics Srl

* * * * *

DESCRIZIONE



Campo di applicazione

La presente invenzione fa riferimento ad una struttura resistiva integrata su un substrato semiconduttore.

Più specificatamente l'invenzione si riferisce ad una struttura resistiva integrata su un substrato semiconduttore e comprendente una regione di polisilicio opportunamente drogata.

L'invenzione riguarda in particolare, ma non esclusivamente, una struttura resistiva ad alta tensione da integrare su un substrato semiconduttore insieme con dispositivi di potenza e la descrizione che segue è fatta con riferimento a questo campo di applicazione con il solo scopo di semplificarne l'esposizione.

Arte nota

Come è ben noto, le strutture resistive ad alta tensione integrate su un substrato semiconduttore trovano larga applicazione nel campo dei dispositivi di potenza realizzati a circuito integrato, ad esempio dei dispositivi VIPower.

I dispositivi VIPower integrano sullo stesso chip una regione in cui sono realizzati i dispositivi di potenza (regione di potenza) ed una regione in cui sono realizzati i dispositivi di segnale (regione di segnale). In alcune applicazioni, è necessario disporre, all'interno della regione di

segnale, di una partizione di una tensione del substrato. Ciò può essere realizzato utilizzando una struttura resistiva connessa tra il substrato e la regione di controllo del dispositivo di segnale. Questa struttura resistiva pertanto sarà sottoposta alla tensione di substrato V_s che come noto, nei dispositivi di tipo ViPower, può raggiungere valori elevati fino a 2KV (da cui il termine struttura resistiva o resistenza ad alta tensione HV).

Nelle figure 1 e 2 sono stati rappresentati gli schemi elettrici di due possibili applicazioni delle strutture resistive ad alta tensione.

In particolare, la figura 1 rappresenta una prima struttura circuitale, globalmente indicata con C1 e comprendente la serie di un componente bipolare di tipo NPN Q1 e di un resistore R1, inserita fra un primo riferimento di tensione, detto di substrato V_s ed un secondo riferimento di tensione, in particolare una massa GND, detto resistore R1 avendo un primo terminale collegato in corrispondenza della regione di emettitore di detto componente bipolare Q1.

La prima struttura circuitale C1 comprende inoltre un diodo Zener D1 collegato, in polarizzazione inversa, tra il terminale di base del componente bipolare Q1 ed un secondo terminale del resistore R1. Un resistore ad alta tensione R_{HV} è infine collegato tra la regione di collettore ed la regione di base del componente bipolare Q1.

Quando una corrente I_1 scorre attraverso il resistore R_{HV} , il componente bipolare Q1 si accende e pilota una circuiteria di bassa tensione BT collegata alla regione di emettitore del componente bipolare Q1. Il valore di tale corrente I_1 che scorre attraverso il resistore R_{HV}

dipende ovviamente dalla tensione di substrato V_s e dal valore del resistore R_{HV} stesso.

Come ulteriore esempio di applicazione di resistori ad alta tensione, la figura 2 mostra una seconda struttura circuitale, globalmente indicata con C2 e comprendente due rami circuitali 1a ed 2a aventi un nodo comune A, inseriti tra un riferimento di tensione di substrato V_s e la massa GND.

In particolare, il primo ramo 1a comprende una catena di diodi Zener D2, D3 e D4 connessi alla regione di base di un primo componente bipolare Q2, polarizzato mediante un resistore R2 inserito tra i suoi terminali di base e di emettitore.

Il secondo ramo 2a comprende un ulteriore resistore R3 collegato in serie alla regione di emettitore di un secondo componente bipolare Q3, a sua volta controllato mediante un generatore di tensione costante V_b , ad esempio una batteria. Un resistore ad alta tensione R_{HV} è inoltre collegato tra il riferimento di tensione di substrato V_s ed il nodo A.

Grazie alla configurazione della seconda struttura circuitale C2, il valore di tensione sul nodo A può essere utilizzato come valore di riferimento per permettere la conduzione sul ramo 1 oppure sul ramo 2, in dipendenza del valore di tensione V_z presente ai capi della catena di diodi Zener, D2, D3 e D4, della tensione V_b di batteria nonché di altri componenti presenti nella circuiteria.

In questo caso, il resistore ad alta tensione R_{HV} viene utilizzato essenzialmente come partitore di tensione.

E' opportuno mettere in luce il fatto che in entrambi gli esempi di applicazione illustrati finora con riferimento alle figure 1 e 2, la tensione di substrato V_s applicata al resistore ad alta tensione R_{HV} può raggiungere valori elevati.

5 Infatti, la partizione di tensione utilizzata come segnale di pilotaggio per la regione lineare (seconda struttura circuitale C2), così come la corrente che scorre sulla resistenza ad alta tensione (prima struttura circuitale C1), assumono valori che devono essere confrontabili e comunque non superiori della tensione massima della
10 sacca di semiconduttore all'interno della quale viene integrata la circuiteria di segnale, e quindi della corrente massima prevista per le specifiche strutture circuitali.

 Ciò comporta che il resistore ad alta tensione R_{HV} utilizzato deve avere valore resistivo tale da consentire la partizione o la corrente
15 richiesta dalla circuiteria di pilotaggio prevista dalla struttura circuitale utilizzata.

 Questo valore di resistenza può essere anche dell'ordine di alcuni $M\Omega$ e comunque non inferiore a qualche decina di $K\Omega$.

 Valori così elevati di resistenza implicano l'utilizzo di strutture
20 resistive integrate con strati aventi alta resistività e/o lunghezza non indifferente.

 Da un lato, anche ricorrendo all'utilizzo di strati resistivi del valore più elevato presente nella tecnologia, l'integrazione di strutture resistive ad alta tensione secondo le soluzioni note richiede un
25 ingombro di silicio, vale a dire un ingombro superficiale sul chip,

piuttosto elevato.

Dall'altro lato, la realizzazione di strutture resistive lunghe costringe all'impiego di soluzioni architettureali, o di layout, che, a parità di area utilizzata, minimizzano l'ingombro di silicio occupato.

5 In particolare, un esempio di layout di strutture resistive lunghe secondo la tecnica nota è mostrato nelle figure 3 e 4, dove, in un substrato di tipo N 1' viene formata una regione a serpentina 2' di tipo P.

10 In realtà, anche questo tipo di layout, tuttavia, trova difficile applicazione nelle struttura resistive ad alta tensione, in quanto risulta occupare una area di silicio piuttosto rilevante.

Questo è dovuto al fatto che, durante la polarizzazione inversa di una porzione di silicio drogato, l'ampiezza della regione di svuotamento 3', tratteggiata in figura 3 e 4, è inversamente
15 proporzionale alla concentrazione di drogante (e quindi direttamente proporzionale al valore resistivo della struttura stessa) e quindi l'estensione di questa regione di svuotamento è piuttosto rilevante nelle strutture resistive ad alta tensione.

Inoltre, anche se le struttura resistive ad alta tensione
20 possono essere integrate facendo ricorso agli strati più resistivi presenti nella tecnologia, i dispositivi ViPower in grado di reggere elevate tensione presentano necessariamente una elevata resistività del substrato, di vari ordini di grandezza più grande degli strati maggiormente resistivi disponibili con gli attuali processi tecnologici.
25 Ciò comporta che, layout che tendono a ottimizzare la disponibilità di

area di silicio su chip come quello di figura 3, presentano l'inconveniente del fenomeno di pinch-off.

In particolare, in caso di pinch-off, le regioni di svuotamento 3' di due o più rami paralleli della struttura resistiva vengono in contatto, come illustrato nella parte destra di figura 4, con conseguente alterazione del valore resistivo della struttura stessa e quindi della funzionalità della circuiteria di cui essa fa parte.

Per ovviare a questo inconveniente, è necessario in fase di progettazione del layout per una struttura resistiva ad alta tensione fare in modo che la distanza tra i vari rami della struttura a serpentina che si affacciano parallelamente l'un l'altro, sia maggiore della somma delle larghezze delle regioni di svuotamento che competono a ciascun ramo. Questo comporta che i rami della struttura resistiva sottoposti ad elevata tensione devono essere distanziati in funzione della caduta di tensione sulla struttura resistiva stessa.

In conseguenza di ciò, il layout di figura 3, nel caso di struttura resistive ad alta tensione, assume la forma riportata in figura 5 con notevole ingombro di area di silicio.

Inoltre, il valore di alta tensione presente sulla struttura resistiva, richiede la realizzazione di strutture di bordo, in grado di proteggere da fenomeni di breakdown prematuri le regioni più sollecitate alle alte tensioni. Vengono in questo caso utilizzati, ad esempio, dei field-plate metallici o anelli ad alta struttura resistiva, che tendono ad aumentare ulteriormente l'area di silicio occupata.

Infine, per ridurre la regione di svuotamento laterale tra i vari

rami della struttura resistiva, è possibile arricchire lo strato atto all'integrazione della struttura resistiva stessa.

5 Tuttavia questa soluzione riduce la tenuta in tensione del dispositivo nel suo complesso, in quanto per poter ottenere una riduzione dell'allargamento della regione di svuotamento risulta necessario avere una concentrazione di drogante nella regione di superficie molto elevata, con conseguente abbassamento del campo elettrico critico.

10 Le stesse considerazioni fatte sopra possono essere ripetute anche nel caso in cui la struttura resistiva ad alta tensione viene integrata intorno alla regione ad alta tensione che contorna un dispositivo di potenza. In questo modo, soprattutto se il dispositivo presenta un'area considerevole, una lunghezza della struttura resistiva pari ad una frazione dell'intero perimetro dispositivo o al più pari ad
15 uno o due perimetri permette la realizzazione della struttura resistiva voluta.

In questo caso, infatti, le distanze da prendere in considerazione in fase di progettazione, interessano le distanze tra i rami della struttura resistiva stessa e la sacca in cui è realizzato il
20 dispositivo di potenza.

Il problema tecnico che sta alla base della presente invenzione è quello di escogitare una struttura resistiva integrata su un substrato semiconduttore, avente caratteristiche strutturali e funzionali tali da consentire di sopportare alte tensioni senza richiedere un enorme
25 ingombro di silicio, superando gli inconvenienti che tuttora limitano le

strutture resistive realizzate secondo l'arte nota.

Sommario dell'invenzione

L'idea di soluzione che sta alla base della presente invenzione è quella di realizzare una struttura resistiva a serpentina dielettricamente isolata integrata su di un substrato semiconduttore utilizzabile per applicazioni a bassa ed alta tensione ed avente dimensioni di ingombro di silicio molto ridotte rispetto alle soluzioni note, utilizzando una struttura a trench di dielettrico, riempita mediante polisilicio.

Sulla base di tale idea di soluzione il problema tecnico è risolto da una struttura resistiva del tipo precedentemente indicato e definito dalla parte caratterizzante della rivendicazione 1.

Le caratteristiche ed i vantaggi della struttura resistiva secondo l'invenzione risulteranno dalla descrizione, fatta qui di seguito, di suoi esempi di realizzazione dati a titolo indicativo e non limitativo con riferimento ai disegni allegati.

Breve descrizione dei disegni

In tali disegni:

la figura 1: mostra in maniera schematica un primo esempio di applicazione di un resistore ad alta tensione di tipo noto;

la figura 2: mostra in maniera schematica un secondo esempio di applicazione di un resistore ad alta tensione di tipo noto;

la figura 3: mostra un esempio di layout di struttura



- resistiva lunga ad alta tensione di tipo noto;
- la figura 4: mostra una vista in sezione verticale lungo la
linea IV-IV del layout di figura 3;
- 5 la figura 5: mostra un ulteriore esempio di layout di
struttura resistiva lunga ad alta tensione di
tipo noto;
- la figura 6: mostra una struttura resistiva integrata
secondo l'invenzione;
- 10 la figura 7: mostra una variante di realizzazione della
struttura resistiva integrata secondo
l'invenzione;
- la figura 8: mostra una seconda variante di realizzazione
della struttura resistiva integrata secondo
l'invenzione;
- 15 la figura 9: mostra una terza variante di realizzazione
della struttura resistiva integrata secondo
l'invenzione;
- la figura 10: mostra una quarta variante di realizzazione
della struttura resistiva integrata secondo
20 l'invenzione;
- la figura 11: mostra un particolare di una quinta variante
di realizzazione della struttura resistiva
integrata secondo l'invenzione;
- 25 la figura 12: mostra una sesta variante di realizzazione
della struttura resistiva integrata secondo

l'invenzione.

Descrizione dettagliata

Con riferimento alla figura 6, con 1 viene complessivamente indicata una struttura resistiva secondo l'invenzione.

5 In particolare, la struttura resistiva 1 viene realizzata in un substrato semiconduttore 2, mediante una regione di polisilicio drogato 3 completamente circondata da una regione di dielettrico 4, in particolare una struttura a trench di dielettrico. Vantaggiosamente secondo l'invenzione, la struttura resistiva 1 risulta quindi
10 dielettricamente completamente isolata, non solo verticalmente come in altre soluzioni note.

In questo modo, la regione di dielettrico 4 contorna l'intero perimetro della struttura resistiva 1 e la regione di svuotamento viene confinata in essa. In particolare, vantaggiosamente secondo l'invenzione
15 viene prevista la realizzazione di un unico trench di dielettrico di cui la struttura resistiva è parte integrante, essendo formata dal materiale di riempimento del trench stesso.

In altre parole, in condizioni di polarizzazione del substrato semiconduttore 2, la presenza della regione di dielettrico 4 collocata in
20 prossimità della regione esterna della struttura resistiva 1, consente alle linee di campo di raggiungere la superficie lungo la regione di dielettrico 4 stessa.

E' opportuno notare che, essendo le dimensioni della struttura di trench dielettrico 4 in larghezza molto inferiori alle dimensioni di un
25 regione di svuotamento necessaria, come si è visto, per le strutture

resistive realizzate secondo la tecnica nota, il campo elettrico ad essa applicato risulta più elevato a parità di tensione applicata. Infatti, lo strato dielettrico che isola la struttura resistiva viene ottenuto in fase di ossidazione delle pareti del trench e può presentare uno spessore
5 sottilissimo, pur garantendo l'isolamento elettrico.

In realtà, la struttura di trench dielettrico 4 utilizzata nella struttura resistiva 1 secondo l'invenzione è in grado di sostenere elevati valori di tensione, dal momento che il valore del campo elettrico critico nell'ossido dielettrico che la realizza risulta molto più elevato rispetto al
10 valore critico nel silicio. In particolare, il valore del campo elettrico critico nell'ossido risulta dell'ordine di $600\text{V}/\mu\text{m}$, rispetto ai normali valori di $20\text{V}/\mu\text{m}$ del silicio utilizzato nelle strutture ad alta tensione di tipo noto.

Inoltre, la regione di dielettrico attorno alla struttura resistiva
15 garantisce l'isolamento delle stessa rispetto ad altri componenti esterni integrati sul medesimo substrato semiconduttore 2, sia in termini di leakage sia in termini di capacità parassite.

Vantaggiosamente, le dimensioni verticali della struttura di trench dielettrico 4, larghezza e profondità, vengono scelte maggiori di
20 quelle della regione di polisilicio drogato 3 in modo da proteggere la struttura resistiva da breakdown prematuri.

Una variante di realizzazione particolarmente vantaggiosa è mostrata nella figura 7, globalmente indicata con 71. La struttura resistiva 71 viene realizzata in un substrato semiconduttore 72,
25 mediante una regione di polisilicio drogato 73. Nelle porzioni della

struttura resistiva 71 più sollecitate all'alta tensione, sono realizzati più trench di area opportuna dislocati attorno alla regione drogata 73 in modo da formare un'unica regione di dielettrico 74.

5 L'apertura dei trench atti alla formazione, dopo ossidazione, della regione di dielettrico 74 risulta più piccola dell'apertura del trench destinato a contenere il polisilicio per formare la struttura resistiva 71. In particolare, il trench all'interno del quale viene formata la struttura resistiva deve avere, dopo la fase di ossidazione, un'apertura tale per cui le pareti laterali non risultano in contatto, per poter essere
10 successivamente riempito con polisilicio.

E' opportuno notare che tale regione di dielettrico 74 può essere realizzata con una larghezza variabile, utilizzando un pluralità di trench opportunamente distanziati l'uno dall'altro, in dipendenza dalla caduta di tensione vista dai vari rami della struttura resistiva a
15 serpentina 71.

Per aumentare considerevolmente il valore resistivo della struttura resistiva dielettricamente isolata secondo l'invenzione, si realizzano, come illustrato in figura 8 strutture resistive a serpentina 81, così da avere una lunghezza dell'elemento resistivo considerevole,
20 pur con una limitata area di integrazione.

Anche nel caso della struttura resistiva a serpentina 81, la regione di dielettrico 84 circonda completamente la regione di polisilicio 84, essendo esse stesse configurate e conformi alla struttura resistiva a serpentina 81, appunto.

25 Una terza variante di realizzazione di una struttura resistiva



dielettricamente isolata secondo l'invenzione è schematicamente illustrata in figura 9 e complessivamente indicata con 91.

5 In particolare, i rami della struttura resistiva 91 sono collegati tra loro in parallelo mediante una metallizzazione 95. Il valore di resistenza equivalente della struttura così ottenuta risulta quindi n volte inferiore rispetto al valore di resistenza di ogni singolo ramo della struttura, essendo n il numero di rami collegati dalla metallizzazione 95.

10 In tal modo, è possibile ottenere strutture resistive con valori controllati di resistenza, essendo il valore resistivo di ogni ramo della struttura resistiva secondo l'invenzione fissabile in maniera certa, trattandosi di elementi resistivi ottenuti mediante polisilicio e dielettricamente isolati.

15 La figura 10 illustra una quarta variante di realizzazione della struttura resistiva secondo l'invenzione, globalmente indicata con 101.

20 In particolare, la struttura resistiva 101 viene realizzata in un substrato semiconduttore 102 utilizzando uno strato di polisilicio di riempimento 103 del trench di ossido 104, il quale non viene planarizzato mediante attacco chimico su tutta la superficie, ma mascherato e solo successivamente attaccato, in modo da dar luogo ad una struttura a "T" 106, come illustrato in figura 10.

25 In altre parole, la struttura a "T" 106 mantiene delle piste di connessione in polisilicio. E' in tal modo possibile ottenere strutture resistive con bassi valori di resistenza, collegabili con altri componenti mediante tale struttura a "T" 106, parte integrante della struttura

resistiva stessa, e con funzione di "field-plate" nel caso di applicazioni ad alta tensione.

Vantaggiosamente secondo l'invenzione, in tutte le varianti di realizzazione della struttura resistiva dielettricamente isolata finora illustrate, si utilizza un polisilicio di riempimento dei trench dielettrici opportunamente drogato mediante impianto, o durante una fase di deposizione (il cosiddetto drogaggio *in situ*).

Nel caso di drogaggio tramite impianto, l'arricchimento del polisilicio di riempimento avviene soltanto nella sua regione superficiale: in questo caso, il valore di resistenza equivalente della struttura così ottenuta è dato dal parallelo della resistenza di superficie (regione arricchita di drogante) e della resistenza di bulk (regione non drogata).

E' opportuno notare che nella configurazione in parallelo la resistenza di bulk potrebbe risultare, in funzione di quella che è la dose di impianto, pressoché trascurabile per via dell'alta resistività del polisilicio drogato e della sezione ridotta delle pareti ossidate.

L'eliminazione del drogaggio della regione di bulk consente in particolare di ridurre la capacità della struttura verso il substrato (polisilicio/ossido/silicio), a vantaggio delle applicazioni ad alta frequenza.

Inoltre, al variare della dose di impianto, varia il valore resistivo della struttura resistiva con tale impianto ottenuta. E' quindi possibile utilizzare gli impianti già previsti nei normali flussi di processo per realizzare il resto della circuiteria integrata assieme alla struttura resistiva (impianti di tipo P ed N) per ottenere diversi tipi di strutture

resistive, con diversi valori resistivi ognuna.

Qualora non fosse possibile drogare il polisilicio di riempimento del trench dielettrico *in situ*, si ricorre ad una doppia deposizione di polisilicio non drogato e ad una fase di arricchimento
5 tramite impianto, subito dopo la prima deposizione di polisilicio.

Vantaggioso risulta in questo caso l'utilizzo di impianti ad angolo.

Nella realizzazione di strutture resistive dielettricamente isolate secondo l'invenzione, come schematicamente illustrato in figura
10 11, lo spessore del polisilicio della prima deposizione deve essere tale da risultare conforme alle pareti del trench di dielettrico 114: in tal modo viene infatti evitato il riempimento totale del trench stesso, consentendo quindi di svolgere correttamente e fino in profondità le fasi successive di
impianto e di drogaggio.

15 La compattezza della struttura resistiva così ottenuta consente infine, vantaggiosamente secondo l'invenzione, di integrare tale struttura resistiva adiacente ad una struttura di bordo 117, come illustrato sempre in figura 11. E' quindi possibile, ad esempio, impiegare una struttura di bordo integrata anularmente al dispositivo
20 che comprende la struttura resistiva secondo l'invenzione, riducendo ulteriormente l'occupazione d'area del dispositivo finale così ottenuto.

Inoltre, realizzando la struttura di trench di dielettrico mediante una pluralità di piccoli trench, si ottiene uno spessore estremamente ridotto della regione di dielettrico che contorna il
25 polisilicio formante la struttura resistiva, rispetto alle realizzazioni

secondo l'arte nota. E' quindi possibile, a parità di occupazione di silicio, integrare elementi resistivi molto lunghi e quindi di valore più elevato, oppure, in maniera duale, a parità di valore resistivo ottenuto, ridurre l'occupazione di silicio.

5 E' opportuno notare che una struttura resistiva secondo l'invenzione può essere utilizzata anche nel caso di applicazioni a dispositivi a bassa tensione.

Rispetto agli elementi resistivi realizzati secondo l'arte nota, infatti, la regione di dielettrico contornante il polisilicio che forma
10 l'elemento resistivo secondo l'invenzione assicura l'isolamento elettrico della struttura resistiva così ottenuta rispetto ad altri componenti di circuiteria con essa integrati, permette una maggiore densità di integrazione e, soprattutto, riduce le capacità parassite.

In particolare, nel caso di applicazioni a bassa tensione, lo
15 spessore di dielettrico utilizzato per isolare la struttura resistiva può essere ulteriormente ridotto, senza comprometterne l'isolamento e la resistenza alle correnti di leakage.

La riduzione delle capacità parassite risulta particolarmente vantaggioso nel caso di applicazioni ad alta frequenza. In questo caso, è
20 sufficiente dimensionare opportunamente la regione di dielettrico contornante il polisilicio che forma l'elemento resistivo, in modo da ridurre al minimo la capacità ad essa associata.

Infine, la struttura resistiva secondo l'invenzione può essere vantaggiosamente impiegata in tutti i dispositivi integrati su substrati di
25 tipo SOI, come schematicamente illustrato in figura 12.



Com'è noto, infatti, in tali dispositivi l'isolamento delle sacche viene realizzato utilizzando trench di dielettrico 128. Una struttura resistiva 121 secondo l'invenzione può quindi essere integrata in un substrato semiconduttore 122 inserendo polisilicio drogato 123
5 all'interno di detti trench 128 già previsti, tra una sacca e l'altra, e non richiede ulteriore area di integrazione.

Il contributo capacitivo della struttura resistiva 121 così integrata verso il bulk, associato ad una capacità polisilicio/ossido/substrato, risulta molto piccolo, dal momento che lo spessore dell'ossido
10 sepolto risulta non inferiore a 0.4micron. Inoltre, come visto in precedenza, tale contributo capacitivo può essere ulteriormente ridotto eliminando il drogaggio in profondità e limitandosi, in funzione dell'applicazione a cui la struttura resistiva è destinata, a drogare soltanto la parte superficiale tramite impianto.

RIVENDICAZIONI

1. Struttura resistiva (1, 71, 81, 101, 121) integrata su un substrato semiconduttore (2, 72, 102, 122) e comprendente una regione di polisilicio (3, 73, 83, 103, 123) opportunamente drogata

5 caratterizzata dal fatto che tale regione di polisilicio (3, 73, 83, 103, 123) è completamente circondata da una regione di dielettrico (4, 74, 84, 104, 114, 123), la struttura resistiva (1, 71, 81, 101, 121) risultando in tal modo dielettricamente isolata rispetto ad altri componenti integrati con essa sul substrato semiconduttore (2, 72, 102, 10 122).

2. Struttura resistiva (71) secondo la rivendicazione 1, caratterizzata dal fatto che in porzioni della struttura resistiva (71) viene realizzata una pluralità di trench di area opportuna dislocati attorno alla regione di polisilicio (73) in modo da formare un'unica regione di 15 dielettrico (74).

3. Struttura resistiva (81) secondo la rivendicazione 1, caratterizzata dal fatto che detta regione di polisilicio (83) e detta regione di dielettrico (84) presentano una conformazione a serpentina, in maniera da ridurre l'ingombro della struttura resistiva stessa a parità 20 di valore resistivo.

4. Struttura resistiva (91) secondo la rivendicazione 3, caratterizzata dal fatto che detti rami della struttura resistiva (91) sono collegati tra loro in parallelo mediante una metallizzazione (95).

5. Struttura resistiva (101) secondo la rivendicazione 1, 25 caratterizzata dal fatto che detta regione di polisilicio (103) viene

mascherato e successivamente attaccato, in modo da dar luogo ad una struttura a "T" (106), la quale realizza delle piste di connessione in polisilicio.

5 6. Struttura resistiva (1, 71, 81, 101, 121) secondo una qualsiasi delle rivendicazioni da 1 a 5, caratterizzata dal fatto che detta regione di polisilicio (3, 73, 83, 103, 123) comprende polisilicio di riempimento arricchito tramite impianto soltanto nella sua regione superficiale.

10 7. Struttura resistiva (1, 71, 81, 101, 121) secondo una qualsiasi delle rivendicazioni da 1 a 5, caratterizzata dal fatto che detta regione di polisilicio (3, 73, 83, 103, 123) comprende un doppio strato deposito di polisilicio non drogato, solo il primo di detti strati essendo arricchito tramite impianto, riducendo in tal modo i valori di capacità parassite associate alla struttura resistiva stessa.

15 8. Struttura resistiva (1, 71, 81, 101, 121) secondo la rivendicazione 7, caratterizzata dal fatto che detto primo strato di polisilicio viene arricchito con un impianto ad angolo ed il suo spessore risultare conforme alle pareti della regione di dielettrico (114), in modo da evitare il riempimento totale di tale regione.

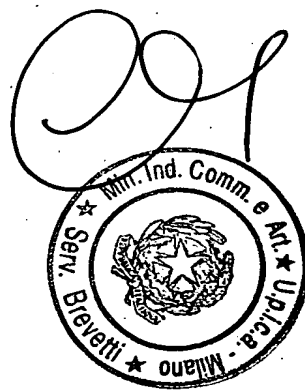
20 9. Struttura resistiva (121) secondo la rivendicazione 1, caratterizzata dal fatto che detto substrato semiconduttore (122) è di tipo SOI e comprende una pluralità di trench di dielettrico (128) tra una sacca e l'altra dei dispositivi integrati su di esso e dal fatto che polisilicio drogato (123) atto a formare la struttura resistiva (121) viene inserito
25 all'interno di detti trench (128) già previsti, la struttura resistiva (121)

stessa non richiedendo ulteriore area di integrazione.

10. Struttura resistiva (1, 71, 81, 101, 121) secondo una qualsiasi delle rivendicazioni precedenti, caratterizzato dal fatto che detta regione di dielettrico (4, 74, 84, 104, 114, 123) che isola la
5 struttura resistiva viene ottenuto in fase di ossidazione delle pareti di un trench di dielettrico.

Ing. Barbara Ferrari
N. Iscrizione ALBO 822 B

Barbara Ferrari



MI 99 A 002 66 7 V_s

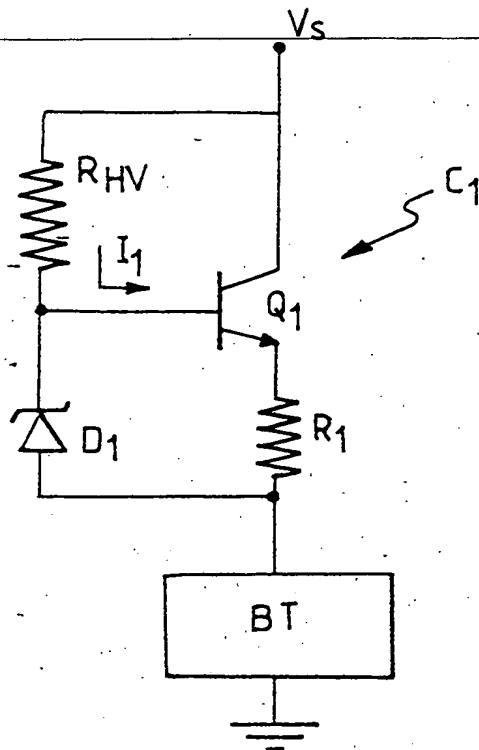


FIG. 1

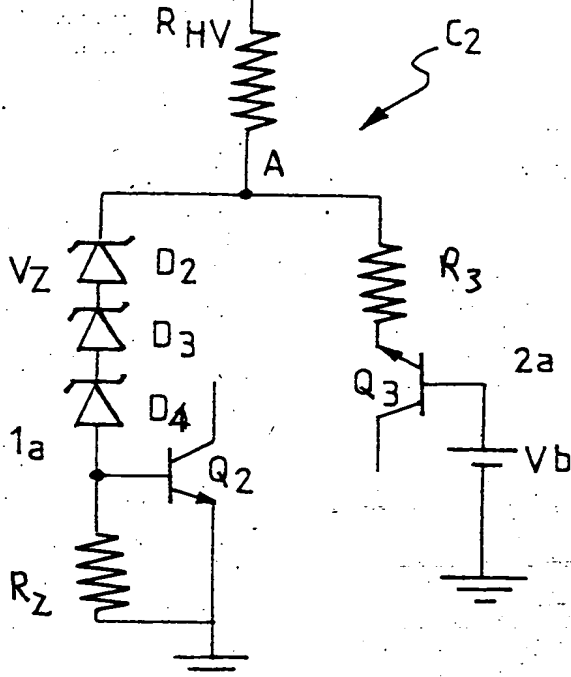


FIG. 2

FIG. 3

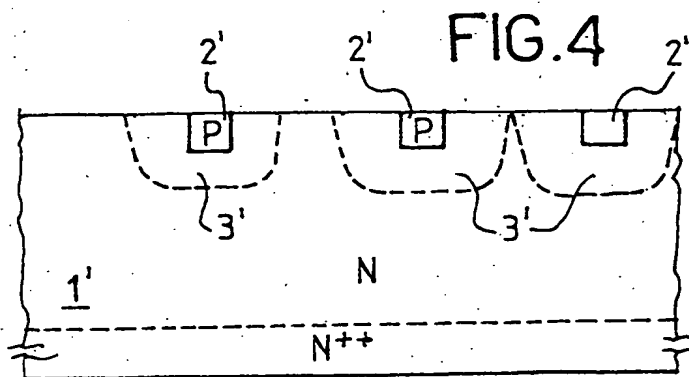
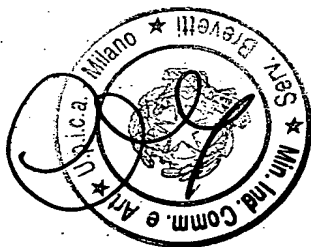
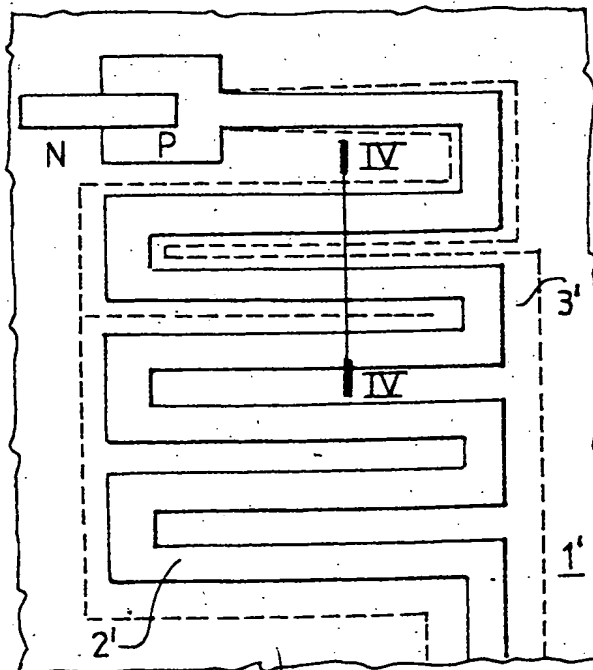


FIG. 4



Ing. Barbara FERRARI
N. Iscriz. ALBO 202 B

Barbara Ferrari

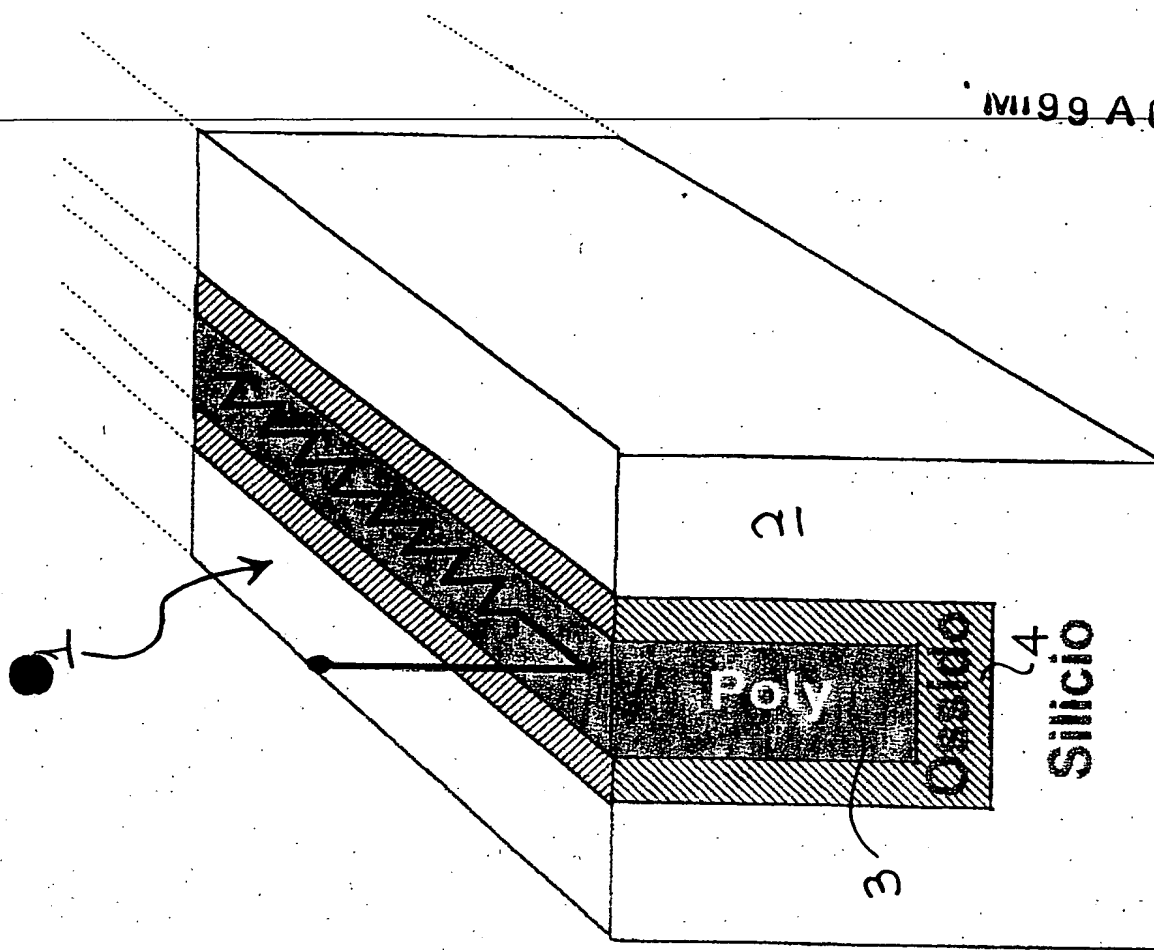


FIG.6

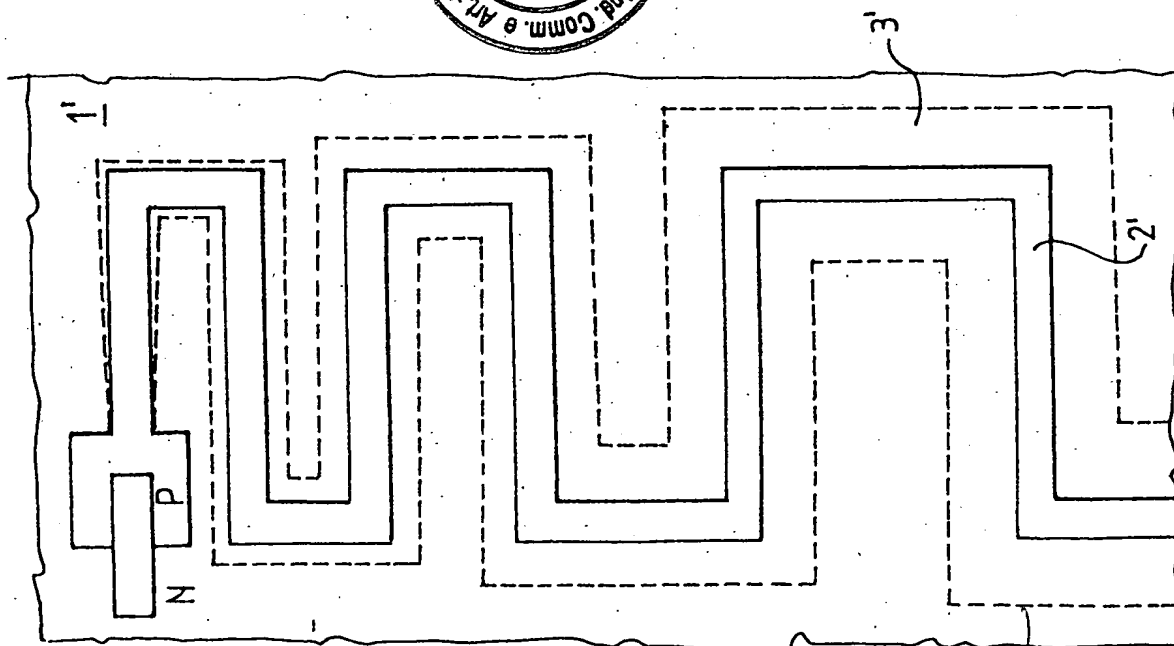
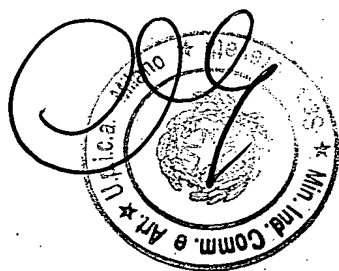


FIG.5

FIG.7

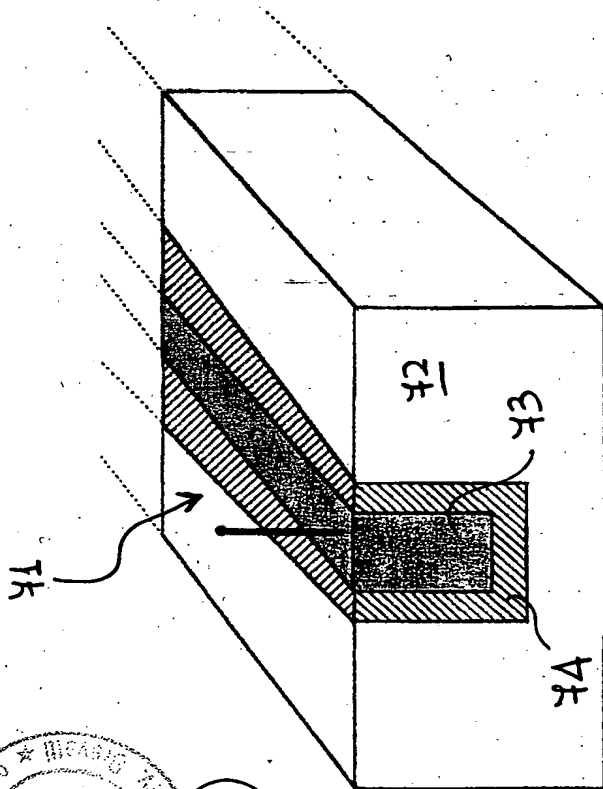


FIG.10

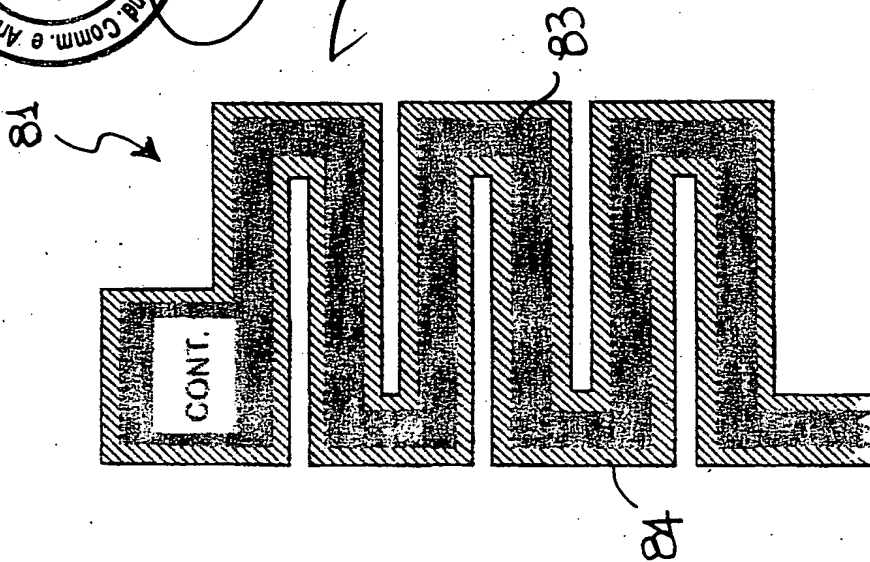
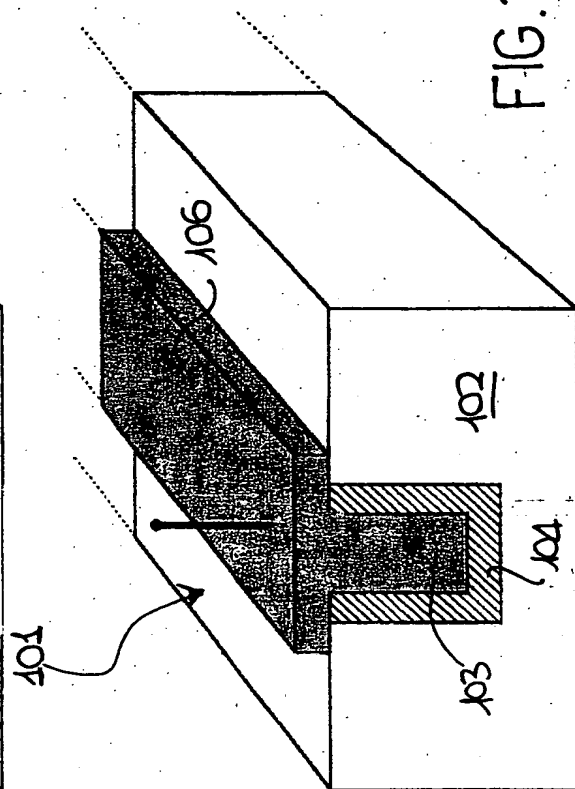
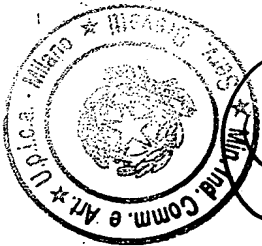


FIG.8



Ing. Barbara FERRARI
U. Iscritt. ALBO 222 B

Barbara Ferrari

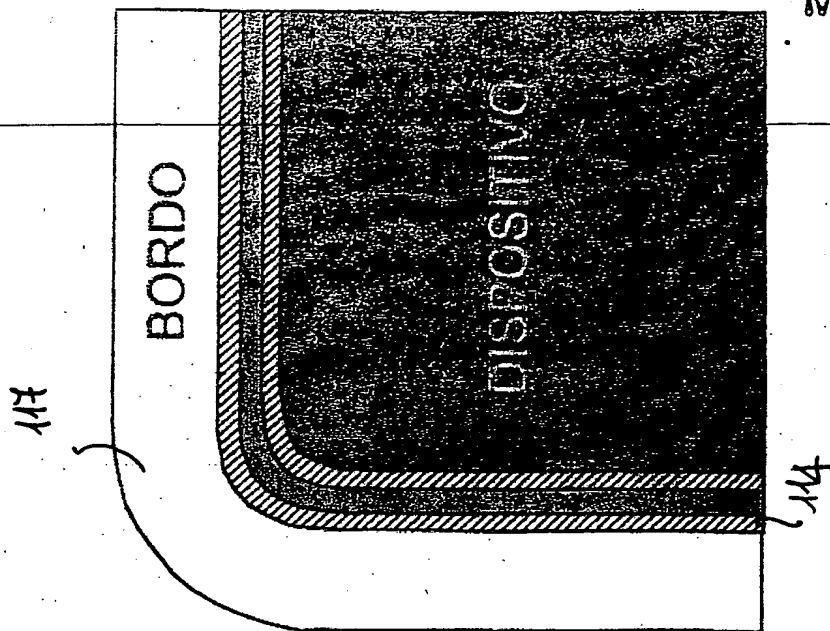


FIG. 11

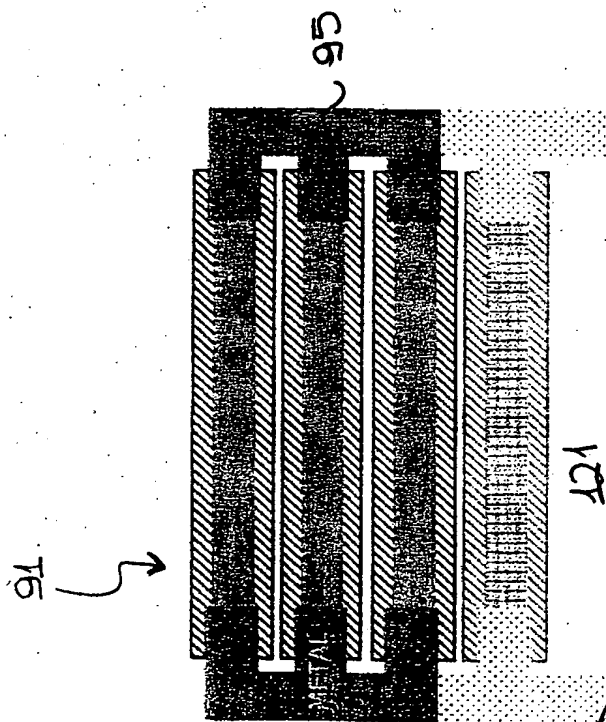


FIG. 9

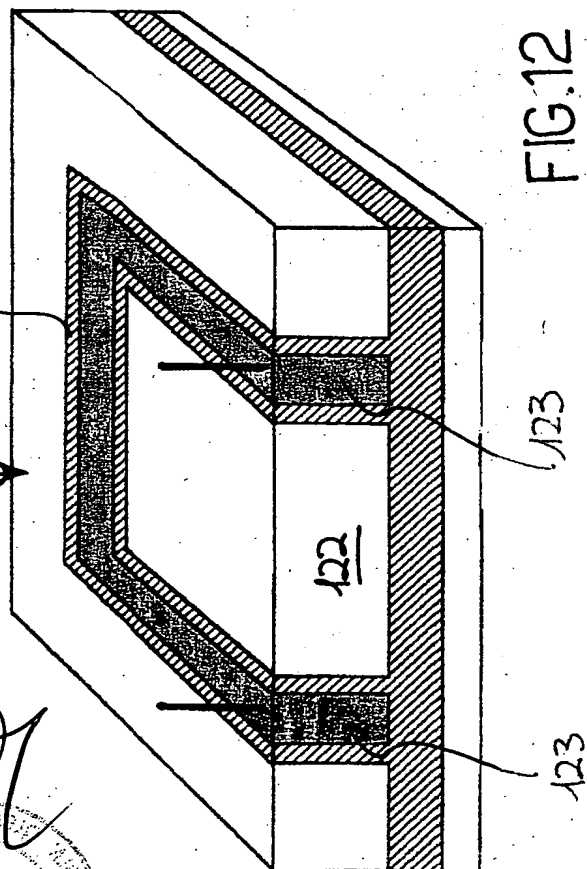
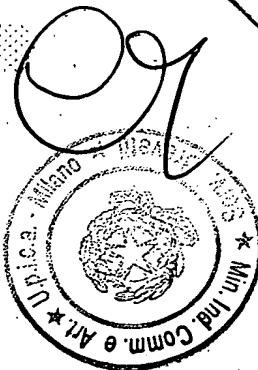


FIG. 12

Ing. Barbara FERARI
L. Iscriz. ALBO 122 B